

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-276976

(43)Date of publication of application : 20.10.1998

(51)Int.CI.

A61B 1/04  
G02B 23/24  
H04N 5/335  
H04N 7/18

(21)Application number : 09-091056

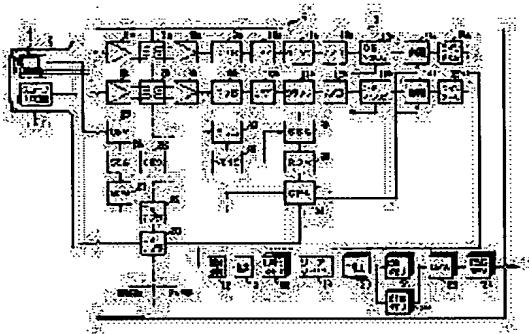
(71)Applicant : OLYMPUS OPTICAL CO LTD

(22)Date of filing : 09.04.1997

(72)Inventor : KOMATSU YASUO  
IZUKA HIROAKI**(54) ELECTRONIC ENDOSCOPE DEVICE****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To securely compensate the level difference between elements and channels of solid imaging elements without adding a compensation circuit.

**SOLUTION:** A CCU 3 provided with a video signal processing circuit can be detachably connected with an endoscope 2 mounted with a 2-channel reading type CCD 4, and the CCU 3 compensates white balance as well as a level difference between both channels when the endoscope 2 is replaced. The 2-line output signal from the CCD 4 is converted into a digital video signal, clamped in digital by OB clamp circuits 13a and 13b, and the white balance of the video signal is compensated by digital multipliers 14a and 14b at a latter stage based on a multiplication coefficient fed from the CPU 34. The CPU 34 calculates a white balance compensation coefficient and level difference compensation coefficient based on the video signal averaged level calculated by the OB clamp circuits 13a and 13b.

**LEGAL STATUS**

[Date of request for examination] 08.03.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

特開平10-276976

(43)公開日 平成10年(1998)10月20日

(51)Int.Cl.<sup>6</sup>A 61 B 1/04  
G 02 B 23/24  
H 04 N 5/335  
7/18

識別記号

3 7 2

F I

A 61 B 1/04  
G 02 B 23/24  
H 04 N 5/335  
7/183 7 2  
B  
F  
M

審査請求 未請求 請求項の数 1 O L (全 13 頁)

(21)出願番号 特願平9-91056

(71)出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(22)出願日 平成9年(1997)4月9日

(72)発明者 小松 康雄 東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

(72)発明者 飯塚 浩昭 東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

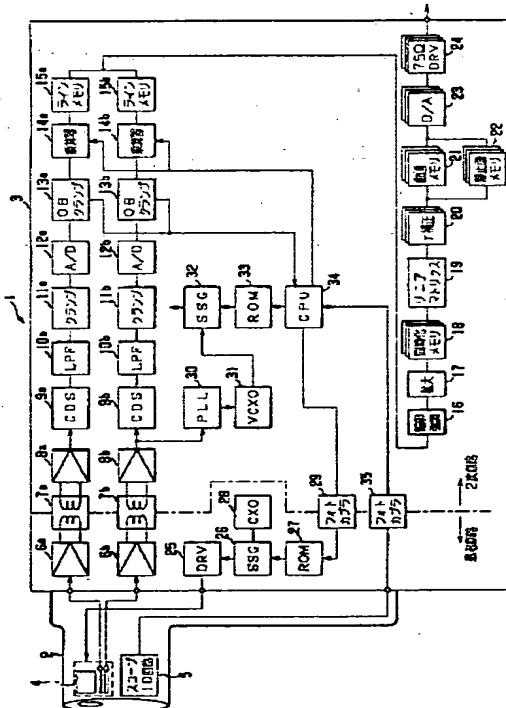
(74)代理人 弁理士 伊藤 進

(54)【発明の名称】 電子内視鏡装置

## (57)【要約】

【課題】補正のための回路を追加することなく、固体撮像素子の個体間及びチャンネル間のレベル差の補正を確実に行えるようにする。

【解決手段】映像信号処理回路を備えたCCU3は、2チャンネル読み出し型のCCD4を搭載した内視鏡2を着脱自在に接続可能となっており、内視鏡2を取り替えたときにホワイトバランス補正を行うと同時に両チャンネル間のレベル差補正を行う。CCD4からの2系統の出力信号は、デジタル映像信号に変換された後、OBクランプ回路13a, 13bによりデジタル的にクランプされ、後段のデジタル乗算器14a, 14bによってCPU3'4から送られる乗算係数を基に映像信号のホワイトバランス補正が行われる。このときCPU3'4では、OBクランプ回路13a, 13bで算出された映像信号平均レベルを基にホワイトバランス補正係数とレベル差補正係数が求められる。



## 【特許請求の範囲】

【請求項1】 2チャンネル読み出し型の固体撮像素子を備えた内視鏡を着脱自在に接続し、前記固体撮像素子で得られた映像信号の信号処理を行う信号処理回路を有する電子内視鏡装置において、  
前記固体撮像素子より読み出された2系統の映像信号をそれぞれデジタル信号に変換するA/D変換器と、  
前記2系統のデジタル映像信号の値をそれぞれ調整するレベル調整手段と、  
前記2系統のデジタル映像信号における所定要素の値に基づき前記レベル調整手段の調整量をそれぞれ独立に制御する制御手段と、  
を備えたことを特徴とする電子内視鏡装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、固体撮像素子を駆動して被写体像の光電変換を行う撮像手段を備えた電子内視鏡装置に関する。

## 【0002】

【従来の技術】近年、体腔内等の観察部位に挿入部を挿入し、ライトガイドファイバ束等の照明光伝送手段により照明光を伝送して挿入部先端より観察部位に照射することで、観察部位の像を得て、観察部位の観察及び処置を行う内視鏡装置が広く普及している。

【0003】この内視鏡装置の一つに、挿入部の先端に固体撮像素子、例えばCCDを配設し、観察部位の像を対物光学系で撮像面に結像させて電気信号に変換し、この電気信号を信号処理することでモニタ等に観察部位の画像を表示させたり、情報記録装置等に画像データとして記憶させることのできる電子内視鏡装置がある。

【0004】本出願人は例えば特願平8-133631号において、2線読み出しCCDを備えた内視鏡が接続可能な電子内視鏡装置を提案している。この2線読み出しCCDは、駆動周波数を低くするために水平転送レジスタを2本有し、奇数ラインの信号電荷と偶数ラインの信号電荷とを別々の水平転送レジスタにて同時に転送し、1水平転送期間内に2ライン分の信号電荷を読み出すものである。この構成のCCDにおいては、信号電荷を電圧に変換するFDA(フローティングディフュージョンアンプ)等の出力系にゲインばらつきを有すると、そのばらつきがライン間の出力信号のレベル差となってしまう。この出力レベル差はモニタ上の内視鏡画像に縦縞となって現れるため、画質劣化の原因となっている。

【0005】従って、この出力レベル差を補正するためには、従来はアナログ回路上に設けたトリマ抵抗にて、アンプゲインを調整してレベルばらつきの補正を行っていた。また、信号処理回路にて縦縞の繰り返しの周波数を減衰させるフィルタ処理を行い、縦縞の発生を解消することも行われていた。

## 【0006】

【発明が解決しようとする課題】しかしながら、上記従来の電子内視鏡装置では、CCDの出力レベル差に個体間ばらつきが生じると、信号処理回路において出力信号のレベル差が生じてしまう。また、信号処理回路にてフィルタ処理を行うことにより、周波数特性の高域部分に特性の劣化を生じ、出力画像の解像度の低下を招いてしまうという問題点があった。

【0007】本発明は、上記事情に鑑みてなされたもので、補正のための回路を追加することなく、固体撮像素子の個体間及びチャンネル間のレベル差の補正を確実に行うことができ、かつ出力画像の画質劣化を防ぐことが可能な電子内視鏡装置を提供することを目的としている。

## 【0008】

【課題を解決するための手段】本発明による電子内視鏡装置は、2チャンネル読み出し型の固体撮像素子を備えた内視鏡を着脱自在に接続し、前記固体撮像素子で得られた映像信号の信号処理を行う信号処理回路を有する電子内視鏡装置において、前記固体撮像素子より読み出された2系統の映像信号をそれぞれデジタル信号に変換するA/D変換器と、前記2系統のデジタル映像信号の値をそれぞれ調整するレベル調整手段と、前記2系統のデジタル映像信号における所定要素の値に基づき前記レベル調整手段の調整量をそれぞれ独立に制御する制御手段と、を備えたものである。

## 【0009】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。図1ないし図6は本発明の第1実施形態に係り、図1は電子内視鏡装置の映像信号処理系の構成を示すブロック図、図2はクランプ回路の動作波形を示す波形図、図3はOBクランプ回路の構成を示すブロック図、図4はCCDにおけるOB部のサブサンプリングを示す説明図、図5はCCDにおける映像部のサブサンプリングを示す説明図、図6はOBクランプ回路の動作波形を示す波形図である。

【0010】図1に示すように本実施形態の電子内視鏡装置1は、先端に固体撮像素子を備え体腔内等を観察する内視鏡2と、この内視鏡2からの出力信号を電気的に処理するためのカメラコントロールユニット(以下、CCUと記載する)3と、観察部位を照明するためのR、G、Bの面順次照明光を内視鏡2に設けられた図示しないライトガイドに供給する図示しない光源装置と、CCU3からの標準フォーマットのテレビジョン信号を画像表示するための図示しないモニタとを有して構成されている。

【0011】内視鏡2は、CCU3に対して着脱自在に接続され、先端に固体撮像素子としてのCCD4を有しており、光源装置からライトガイドを通じて観察部位に照射されるR、G、Bの面順次照明光に応じた被写体像を電気信号に変換し、R、G、Bの各色成分の信号を得

るようになっている。

【0012】また、内視鏡2にはスコープ種類を判別するためのスコープID信号を出力するスコープID回路5が設けられ、搭載したCCD4の種類に応じたスコープID信号がCCU3に送られるようになっている。CCD4には画素数の異なる複数種が存在し、電子内視鏡装置ではこれら複数種のCCD4を搭載した複数種の内視鏡2がCCU3に接続されて用いられる。

【0013】スコープID回路5は、CCU3の患者回路と2次回路との間を絶縁状態で信号伝送するフォトカプラ35に接続され、スコープID回路5からのスコープID信号がフォトカプラ35を介して2次回路側のCPU34に送られる。CPU34には、ROM33と、フォトカプラ29を介して患者回路側のROM27とが接続されており、CPU34は前記スコープID信号を基にCCDの種類を判別し、CCD判別信号を2次回路側のROM33と患者回路側のROM27に送る。

【0014】CCU3の患者回路側には、ROM27、同期信号発生回路(以下、SSGと記載する)26、水晶発振器(以下、CXOと記載する)28、CCDドライブ回路(DRV)25が設けられ、SSG26の出力を基にCCDドライブ回路25によりCCD4の種類に応じたCCD駆動信号が生成されるようになっている。2次回路側には、ROM33、SSG32、可変水晶発振器(以下、VCXOと記載する)31、位相同期回路(以下、PLLと記載する)30が設けられ、PLL30で患者回路側と2次回路側との位相同期がとられた状態でSSG32により信号処理用の各種タイミング信号が生成されるようになっている。

【0015】SSG26、SSG32は、FPGA(Field Programmable Gate Array)にて構成される同期信号発生回路であり、CPU34からのCCD判別信号により選択されるROM27、ROM33内のFPGAのプログラムデータによってそれぞれCCDの種類に応じた内部回路配線が定義される。

【0016】SSG26はCXO28からのクロックにより駆動タイミング信号を発生し、CCDドライブ回路25はこの駆動タイミング信号を基にCCD駆動信号を生成してCCD4に対して供給する。SSG32はVCXO31からのクロックにより信号処理用の各種タイミング信号を発生し、CCU3の2次回路側の各回路ブロックに供給する。

【0017】内視鏡2の先端に配置されたCCD4は、2系統の水平転送レジスタを有する2チャンネル読み出し型のものであり、CCD駆動信号に基づいて被写体像を電気信号に変換し、水平方向の奇数画素目を一方の水平転送レジスタ、偶数画素目を他方の水平転送レジスタからそれぞれ出力する。この2系統のCCD出力信号は、CCU3に設けられた同一の2系統の信号処理回路にて処理される。なお、このCCD出力信号は、R、

G、Bの面順次照明光により得られた各色成分の信号となっており、R、G、Bの各色成分の信号が時系列的にCCU3に送られる。

【0018】CCU3には、2系統の信号処理回路として、プリアンプ6a、6b、アンプ8a、8b、CDS回路9a、9b、ローパスフィルタ(LPF)10a、10b、クランプ回路11a、11b、A/D変換器12a、12b、OBクランプ回路13a、13b、デジタル乗算器14a、14b、ラインメモリ15a、15bが設けられ、患者回路側のプリアンプ6a、6bと2次回路側のアンプ8a、8bとがアイソレーショントランジスト7a、7bにより絶縁されている。

【0019】2系統のCCD出力信号は、患者回路側のプリアンプ6a、6bにより増幅され、アイソレーショントランジスト7a、7bを介して2次回路側のアンプ8a、8bに送られて増幅される。一方のアンプ8bの出力はPLL30にも送られ、PLL30によって2次回路側のVCXO31が発生するクロックと患者回路側のCXO28が発生するクロックとの間で位相同期が掛けられる。アンプ8a、8bの出力はCDS回路9a、9bによりベースバンド帯域に変換され、ローパスフィルタ10a、10bでナイキスト周波数以上の周波数成分が除去される。

【0020】ローパスフィルタ10a、10bの出力はクランプ回路11a、11bによりアナログクランプされた後、A/D変換器12a、12bによりデジタル映像信号に変換される。デジタル映像信号はOBクランプ回路13a、13bによりデジタルクランプされ、後段のレベル調整手段としてのデジタル乗算器14a、14bによってCPU34から送られる乗算係数を基に映像信号のホワイトバランス補正が行われる。デジタル乗算器14a、14bの出力はラインメモリ15a、15bに同時に書き込まれて交互に読み出され、これによって、2系統のデジタル映像信号における奇数画素目の水平転送レジスタ出力と偶数画素目の水平転送レジスタ出力が元の順序に並べ替えられ、1系統のデジタル映像信号として出力される。

【0021】ラインメモリ15a、15bの後段には、輪郭強調回路16、拡大処理回路17、同時化メモリ18、リニアマトリクス回路19、ガンマ( $\gamma$ )補正回路20、動画メモリ21、静止画メモリ22、D/A変換器23、 $75\Omega$ ドライブ回路( $75\Omega$ DRV)24が設けられ、標準フォーマットのテレビジョン信号としてモニタに出力されるようになっている。

【0022】前記ラインメモリ15a、15bの出力のデジタル映像信号は、輪郭強調回路16により輪郭成分の強調が行われ、拡大処理回路17でモニタ上に表示される内視鏡画像の大きさに応じた拡大率で電子拡大処理が行われる。同時化メモリ18には、拡大処理回路17から出力されるR、G、Bの各色成分の面順次デジタル

映像信号が時系列的に書き込まれ、R, G, Bの同時化信号として読み出される。同時化メモリ18の出力はリニアマトリクス回路19により色変換が行われ、ガンマ補正回路20によりガンマ補正がなされる。ガンマ補正回路20の出力は動画メモリ21、静止画メモリ22を通してD/A変換器23に送られてアナログ映像信号に変換される。D/A変換器23によってアナログR, G, B信号に変換された映像信号は $75\Omega$ ドライブ回路24を通してインピーダンスマッチングがとられた後、図示しないモニタに送られる。

【0023】次に、このように構成された本実施形態の電子内視鏡装置1における主要部の作用を説明する。

【0024】図2はクランプ回路11a, 11bの動作波形の状態を示したものである。図2において、基準電圧Vrefのトップ及びボトムは、後段のA/D変換器12a, 12bのリファレンス電圧のトップ及びボトムである。クランプ回路11a, 11bにおけるアナログのクランプ電位は、図中破線で示すようにA/D変換器12a, 12bのリファレンス電圧のボトムより高く設定している。このクランプ電位が映像信号のOBレベル(CCDのOB部の出力レベル)となっている。従って、クランプ回路11a, 11bにより、ローパスフィルタ10a, 10bの出力信号は映像信号のOBレベルが設定されたクランプ電位にクランプされる。

【0025】一般に、光源装置内の回転フィルタに装着されているR, G, Bフィルタは、各色成分の透過率が異なるため、図2に示すようにCCD出力信号はR, G, Bの各色成分に振幅の差を生じてしまう。また、原色の被写体を撮像した場合も同様である。このようなCCD出力信号の各色成分の振幅が大きく異なるような場合、クランプされたOBレベルは各色成分の信号振幅に影響を受け、それを生じてしまう。

【0026】そこで、本実施形態ではOBクランプ回路13a, 13bによって各色毎のOBレベルの平均値を求めてデジタル的にクランプを行うことにより、各色成分の振幅のばらつきによる影響をなくすようとする。

【0027】クランプ回路11a, 11bの出力はA/D変換器12a, 12bでデジタル信号に変換されてOBクランプ回路13a, 13bに入力される。OBクランプ回路13a, 13bは、図3に示すように、OBレベル平均手段36、データラッ奇手段37、減算器38、映像レベル平均手段39を有して構成される。

【0028】OBクランプ回路13a, 13bでは、まずOBレベル平均手段36において、図4に示すように、デジタル映像信号のOB部の期間をサブサンプリングし、1画面分のOBレベル平均値を各色毎に算出する。図4の例のように、100画素(H) × 100画素(V) : 映像部、10画素(H) × 100画素(V) : OB部のCCDの場合、各チャンネル毎に半分の水平方向の画素数の出力がある。ここでは、4画素(H) × 6

4画素(V)だけOB部の出力がサブサンプリングされ、各色毎にOBレベルの加算平均が行われる。

【0029】次いで、データラッ奇手段37において、前記算出された各色毎のOBレベル平均値がラッ奇タイミング信号に基づいて次の同色成分の面順次信号がOBクランプ回路13a, 13bに入力するまでホールドされ、減算器38によって、この入力された1周期後の同色成分面順次信号から前記データラッ奇手段37で保持したOBレベル平均値が減算される。

【0030】このとき、各色成分毎のOBレベルはA/D変換器12a, 12bのリファレンス電圧のボトムに一致し、このOBレベルでデジタル的にクランプが行われることになる。これにより、映像信号の各色成分の振幅のばらつきに影響されないクランプが可能である。

【0031】図6にOBクランプ回路13a, 13bの動作波形を示す。図6ではOBクランプ回路の入力信号及び出力信号をアナログ的に表記している。OBレベル平均手段36で入力信号の各色毎のOBレベルの平均値を求めてデータラッ奇手段37で各色成分出力の1周期だけOBレベル平均値を保持し、減算器38で1周期後の同色成分の面順次信号からデータラッ奇手段37の出力を減算することにより、A/D変換器12a, 12bのリファレンス電圧のボトムに一致したOBレベルでデジタル的にクランプが行われ、出力信号として後段のデジタル乗算器14a, 14bに送られる。

【0032】さらに、映像レベル平均手段39において、図5に示すように、前記減算器38出力(クランプ後の映像信号)の映像部の期間をサブサンプリングし、1画面分の映像信号平均値を各色毎に算出する。図5の例では、64画素(H) × 64画素(V)だけ映像部の出力がサブサンプリングされ、各色毎に映像信号レベルの加算平均が行われる。この映像信号平均値は、R, G, Bの各色について時系列的にCPU34に送られる。

【0033】図示しない操作スイッチ等によりホワイトバランス補正の指令がCPU34に対して行われると、CPU34は、OBクランプ回路13a, 13bから時系列的に送られる2系統のR, G, Bの映像信号平均値を例えば8周期の期間ごとに平均し、これら各色の平均値の逆数の比を算出してホワイトバランス補正係数をそれぞれの系統毎に決定する。また、OBクランプ回路13aの出力から算出したG信号の映像信号平均値と、OBクランプ回路13bの出力から算出したG信号の映像信号平均値の逆数の比を求め、チャンネル間のレベル差を補正するためのレベル差補正係数を決定する。

【0034】前記OBクランプ回路13a, 13bの出力は、それぞれデジタル乗算器14a, 14bに入力され、ここでホワイトバランス補正及びチャンネル間レベル差補正のための乗算処理が行われる。デジタル乗算器14a, 14bには、前記CPU34で求められたホワ

イトバランス補正係数及びレベル差補正係数に基づく乗算係数が与えられる。このとき、デジタル乗算器14aには、O B クランプ回路13aから出力された映像信号平均値を基に算出されたホワイトバランス補正係数が乗算係数として与えられ、デジタル乗算器14bには、O B クランプ回路13bから出力された映像信号平均値を基に算出されたホワイトバランス補正係数に2系統の映像信号平均値より算出されたレベル差補正係数を乗じた値が乗算係数として与えられる。

【0035】このように、デジタル乗算器14a, 14bにおいて前記乗算係数でそれぞれ乗算処理を行うことにより、2系統の映像信号の各色成分毎の平均値に応じてホワイトバランス補正を行うと同時に、チャンネル間の映像信号の出力レベルのばらつき補正を行うことができる。

【0036】本実施形態では、内視鏡を付け替える毎に必ず行うホワイトバランス補正時において、2チャンネル読み出し型CCDの各チャンネル出力の所定期間内の映像信号平均レベルを算出し、一方のチャンネルの映像信号平均レベルを他方のチャンネルの映像信号平均レベルに一致させるようなレベル差補正係数を求める。またこれと同時に、各チャンネル毎のR, G, B各色成分の映像信号平均レベルを算出し、この結果よりホワイトバランス補正を行うためのホワイトバランス補正係数を求める。ホワイトバランス補正を行う2つのレベル調整手段のうち、一方のレベル調整手段には、一方のチャンネルの映像信号平均レベルから算出したホワイトバランス補正係数を、他方のレベル調整手段には、他方のチャンネルの映像信号平均レベルから算出したホワイトバランス補正係数にレベル差補正係数を乗じたものを入力する。これにより、ホワイトバランス補正を行うと同時に両チャンネル間のレベル差補正を行なう。

【0037】内視鏡検査中は、内視鏡の先端部より金属製の処置具を延出させて患部の処置を行ったり、レーザー照射を行うことがある。このような場面、つまり過度の反射光が画面上に存在する画像や、スポット状の輝点が画面上に存在する画像を撮像した場合では、各画素間に入力する光量の差が大きく、2系統のCCDの出力段に転送される電荷量自体に差が生じてしまう。このような状況下においてレベル差補正係数を求めるとき、映像信号の平均レベルが偏って正確な補正係数が求められない場合がある。また、照明光量が不足している場合には、補正係数算出時の計算誤差が大きくなり、十分な精度のチャンネル間レベル差補正を行うことができない。

【0038】これに対し、ホワイトバランス補正是、内部が白色のホワイトバランス補正用筒の中に内視鏡の先端を挿入し、照明光量が適正な状態のもとで一様な輝度の画像を撮像して得られた映像信号を基に行なうため、2チャンネルそれぞれの所定期間内の映像信号平均値レベルは殆ど同じとなる。故に本実施形態では、ホワイトバ

ラス補正時に、ホワイトバランス補正係数を求めるとき同時にレベル差補正係数を求めて、チャンネル間の映像信号の出力レベルのばらつき補正を行うようになっている。

【0039】以上のように第1実施形態によれば、ホワイトバランス補正を行うのと同時に各チャンネル間の出力レベル差の補正を行うことで、複数系統の出力を有するCCDを使用する場合において、チャンネル間の出力レベル差を補正するための回路を特に追加する必要がなく、出力レベルの補正を確実に行なうことができ、画質の向上を図ることができる。また、映像信号の比較的安定したホワイトバランス補正時の2系統の出力を利用することで、安定した精度の良い補正を行うことができる。

【0040】なお、本実施形態の応用例として、ホワイトバランス補正を行うデジタル乗算器の代わりに、AGC（オートゲインコントロール）回路や色調調整回路に用いるデジタル乗算器を用いて出力レベル差の補正を行なっても良い。

【0041】図7ないし図9は本発明の第2実施形態に係り、図7はCCUに設けられる発振回路の構成を示すブロック図、図8はCCUに設けられる位相同期発振回路の構成を示すブロック図、図9は信号処理回路のローパスフィルタ周辺の部分構成を示すブロック図である。

【0042】第2実施形態は、図1に示した第1実施形態のCCUにおいて、CCDの種類に応じて回路特性の切換えを行なう部分の構成を変更したものである。具体的には、図1のCXO28, PLL30及びVCXO31、ローパスフィルタ10a, 10bの部分の変形例を図7ないし図9に示す。なお、他の部分に関しては第1実施形態と同様であるため、構成及び動作の説明を省略する。

【0043】前述したように、内視鏡2の先端に配設されるCCD4は、画素数の違いにより複数種類のものが存在する。通常画素数のCCDと高解像用の多画素数のCCDでは、駆動信号及び駆動周波数が異なっている。第1実施形態と同様に、内視鏡に設けられたスコープID回路5から出力されるスコープID信号に応じて、CPU34により搭載されたCCD4の種類が判別され、この判別結果に応じてCCU3内の回路特性が切り換える。

【0044】図7に前記CXO28の代わりとなる発振回路の構成を示す。発振回路101は、通常画素数のCCD用の駆動周波数のクロックを出力するCXO102と、多画素数のCCD用の駆動周波数のクロックを出力するCXO103とを有しており、これらのCXO102, 103の電源端子にはそれぞれ出力イネーブル端子を有するレギュレータ104, 105が接続されている。CXO102, 103の出力端はセレクタ106に接続されており、セレクタ106の出力がSSG26に供給されるようになっている。

【0045】CPU34からのCCD判別結果に応じて、適宜セレクタ106でCXO102, 103のいずれかの出力が選択され、CCDの画素数に適合した駆動用クロックがSSG26に送られる。このとき、レギュレータ104, 105の出力イネーブル端子にはCCD判別結果に基づいて制御信号が送られ、出力が選択されていない方のCXOの発振出力を停止する構成となっている。

【0046】図8に前記PLL30及びVCXO31の代わりとなる位相同期発振回路の構成を示す。位相同期発振回路108は、CCD出力信号から駆動周波数の基本波成分を抜き出すために、通常画素数のCCD駆動周波数用のバンドパスフィルタ(BPF)109と、多画素数のCCD駆動周波数用のバンドパスフィルタ110とを有しており、これらのバンドパスフィルタ109, 110の出力端はセレクタ111に接続されている。セレクタ111の出力端には位相比較器112、ローパスフィルタ113が順に接続され、ローパスフィルタ111の後段には、通常画素数のCCDの駆動周波数と同一周波数のクロックCLK1を発生するVCXO114と、多画素数のCCDの駆動周波数と同一周波数のクロックCLK2を発生するVCXO115とが並列に設けられている。VCXO114, 115の出力端はセレクタ116に接続され、セレクタ116の出力がSSG32に供給されると共に、位相比較器112にフィードバックされるようになっている。

【0047】CPU34からのCCD判別結果に応じて、適宜セレクタ111でバンドパスフィルタ109, 110のいずれかの出力が選択され、CCDの画素数に適合した駆動周波数の基本波成分が位相比較器112の一方の入力端子に送られる。また、CCD判別結果に応じて適宜セレクタ116でVCXO114, 115のいずれかの出力が選択され、CCDの画素数に適合した駆動周波数と同一周波数のクロックがSSG32に送られると共に、位相比較器112の他方の入力端子にフィードバックされる。

【0048】図9に前記ローパスフィルタ10a, 10bの代わりに複数のローパスフィルタを設けた信号処理回路の部分構成を示す。CCU3の信号処理回路において、CDS回路9a, 9bの後段には、通常画素数のCCD用のローパスフィルタ118と、多画素数のCCD用のローパスフィルタ119とが設けられており、これらのローパスフィルタ118, 119の出力端はセレクタ120に接続され、セレクタ120の出力端がクランプ回路11a, 11bに接続されている。

【0049】CPU34からのCCD判別結果に応じて切り換えられるCCDの駆動周波数とA/D変換器12a, 12bのサンプリング周波数の違いにより、適宜セレクタ120でローパスフィルタ118, 119のいずれかの出力が選択され、CCDの画素数に適合した駆動

周波数及びナイキスト周波数に対応するフィルタ処理が行われる。

【0050】従って、第2実施形態によれば、異なる種類のCCDが搭載されている内視鏡を使用する際に、回路特性の切換えを行う構成を最小限にすることが可能である。また、大地の電位に対してフローティングされている患者回路内に配設されている複数のCXOのうち、使用していないCXOの発振を止めることにより、不要輻射等のEMC性能を高めることができる。

【0051】第2実施形態における回路特性の切り換え動作、あるいは第1実施形態におけるFPGAにて構成された同期信号発生回路の内部回路の定義は、内視鏡着脱時のチャタリングにより異なるCCD判別結果検出がなされて誤った回路特性の切り換え及びFPGAの内部回路の誤定義を行ってしまうおそれを防ぐため、CCD判別結果が確定された後、例えば十分に時間が経過した後に、CCD判別結果に基づく回路特性の切り換え及びFPGAの内部回路の定義を行うことが望ましい。

【0052】図10ないし図13は本発明の第3実施形態に係り、図10はCCU内の信号処理回路における拡大処理回路の構成を示すブロック図、図11は映像信号の拡大処理を説明する作用説明図、図12は垂直方向の拡大処理のタイミングチャート、図13は水平方向の拡大処理のタイミングチャートである。

【0053】第3実施形態は、図1に示した第1実施形態のCCUにおいて、信号処理回路における拡大処理回路17の構成及び動作を示したものである。

【0054】輪郭強調回路16から出力された映像信号は、拡大処理回路17の入力段に設けられたフレームメモリ40に書き込まれる。フレームメモリ40では、後述するRE1信号により映像信号が拡大率に応じて間欠的に読み出される。フレームメモリ40から読み出された映像信号は、後段のラインメモリ41, 42に後述するWE1信号, WE2信号に応じてライン毎に振り分けで記憶される。このラインメモリ41, 42の出力はFPGAにて構成される演算回路43に入力される。

【0055】拡大処理回路17には図示しない水平カウンタ及び垂直カウンタが存在する。垂直カウンタ出力の垂直アドレスはROMで構成されるVKROM44に、水平カウンタ出力の水平アドレスは同じROMで構成されるHKROM45に入力され、垂直アドレスに応じてVKROM44ではWE信号, ABSEL信号が生成され、水平アドレスに応じてHKROM45ではRE信号, CE信号が生成されて出力される。WE信号, ABSEL信号, RE信号は、これらの信号に基づいて演算回路43内のフリップフロップ及び論理回路によってRE1信号, WE1信号, WE2信号が生成され、CE信号は演算回路43内の制御信号として用いられる。

【0056】ラインメモリ41, 42から読み出された2系統の映像信号は、演算回路43に入力されて内部の

フリップフロップ（以下、FFと記載する）46, 47を経由した後、同じくFF48を経由したABSEL信号によって、インバータ及び加算器にて構成される減算器49のA端子、B端子のいずれかに選択的に入力される。減算器49の出力結果（B-A）信号及び桁上がり符号は、それぞれFF50, 51を経由して演算回路43から一時出力される。

【0057】VKROM44は、WE信号、ABSEL信号を出力すると共に垂直係数アドレスVCを出力する。この垂直係数アドレスVC及び演算回路43から出力された（B-A）信号は、それぞれFF52, 53を経由してROMで構成されたVRROM54にて乗算され、FF55及び演算回路43内のFF56を経由して加算器57の一方の入力端に入力される。また、減算器49のB端子入力信号は、時間合わせのFF58~61を経由して加算器57の他方の入力端に入力される。

【0058】加算器57の出力はFF62に入力され、FF62を出力した信号はインバータ及び加算器にて構成される減算器63のD端子に入力される。また、FF62を出力した信号は、FF64を経由したCE信号による出力イネーブル端子を持つFF65で適宜ホールドされ、減算器63のC端子に入力される。減算器63の出力結果（D-C）信号及び桁上り符号は、それぞれFF66, 67を経由して演算回路43から一時出力される。

【0059】HKROM45は、RE信号、CE信号を出力すると共に水平係数アドレスHCを出力する。この水平係数アドレスHC及び演算回路43から出力された（D-C）信号は、それぞれFF68, 69を経由してROMで構成されたHRROM70にて乗算され、FF7\*30

$$\begin{aligned} Y(m, 1) &= (4/4) \times X(m, 1) + (0/4) \times X(m, 2) \\ Y(m, 2) &= (1/4) \times X(m, 1) + (3/4) \times X(m, 2) \\ Y(m, 3) &= (2/4) \times X(m, 3) + (2/4) \times X(m, 2) \\ Y(m, 4) &= (3/4) \times X(m, 3) + (1/4) \times X(m, 4) \\ Y(m, 5) &= (0/4) \times X(m, 3) + (4/4) \times X(m, 4) \end{aligned}$$

… (1)

【0064】ここで、垂直方向の直線補間を行うためには、あるラインの映像信号を複数回読み出す必要がある。これはフレームメモリ40から読み出した映像信号をラインメモリ41, 42に格納し、これらを複数回読み出すことで対応している。2個のラインメモリのうち一方には奇数ラインの映像信号が、他方には偶数ライン※

$$\begin{aligned} Z(1, n) &= (4/4) \times Y(1, n) + (0/4) \times Y(2, n) \\ Z(2, n) &= (1/4) \times Y(1, n) + (3/4) \times Y(2, n) \\ Z(3, n) &= (2/4) \times Y(3, n) + (2/4) \times Y(2, n) \\ Z(4, n) &= (3/4) \times Y(3, n) + (1/4) \times Y(4, n) \\ Z(5, n) &= (0/4) \times Y(3, n) + (4/4) \times Y(4, n) \end{aligned}$$

… (2)

【0066】ここで、水平方向の直線補間を行うためには、ある画素の映像信号を複数回読み出す必要がある。

\*1及び演算回路43内のFF72を経由して加算器73の一方の入力端に入力される。また、減算器63のC端子入力信号は、時間合わせのFF74~77を経由して加算器73の他方の入力端に入力される。加算器73の出力はFF78を経由して演算器43から出力され、同時化メモリ18に送られる。

【0060】VKROM44及びHKROM45から出力されるWE信号、ABSEL信号、RE信号は、演算回路43内のFF48, 79, 80を経由した後、論理回路によって論理演算がなされ、この論理演算結果がそれぞれRE1信号、WE1信号、WE2信号としてFF81, 82, 83から出力される。

【0061】次に、上記のように構成された拡大処理回路17の入力段のメモリ部の動作を説明する。フレームメモリ40に記憶された映像信号は、RE1信号に応じてフレームメモリ40から順次読み出される。読み出された映像信号は、WE1信号、WE2信号に応じてラインメモリ41, 42に振り分けられ、後段の垂直拡大回路部に拡大率に応じたパターンで送られる。

【0062】ここで、ラインメモリ41, 42から読み出される映像信号について説明する。簡単のために4画素(H) × 4画素(V)の映像信号を5画素(H) × 5画素(V)に拡大する場合について述べる。本実施形態では、拡大処理として直線補間を行っており、図11に示すように、垂直方向に直線補間を行い4画素(H) × 5画素(V)に変換した後に、水平方向に直線補間を行い5画素(H) × 5画素(V)に拡大する。

【0063】垂直方向の直線補間後の映像信号Y(m, n)は、以下の(1)式で表すことができる。

※の映像信号が書き込まれるようにWE1信号、WE2信号によって書き込み制御され、同時にこれらの信号が読み出される。

【0065】垂直方向に拡大した後、水平方向に直線補間して拡大を行う。水平方向の直線補間後の映像信号Z(m, n)は、以下の(2)式で表すことができる。

$$\begin{aligned} Z(1, n) &= (4/4) \times Y(1, n) + (0/4) \times Y(2, n) \\ Z(2, n) &= (1/4) \times Y(1, n) + (3/4) \times Y(2, n) \\ Z(3, n) &= (2/4) \times Y(3, n) + (2/4) \times Y(2, n) \\ Z(4, n) &= (3/4) \times Y(3, n) + (1/4) \times Y(4, n) \\ Z(5, n) &= (0/4) \times Y(3, n) + (4/4) \times Y(4, n) \end{aligned}$$

これはフレームメモリ40から映像信号を読み出す際に、RE1信号を制御して信号をホールドした状態のま

まラインメモリ41, 42に書き込むことで実現している。

【0067】次いで演算回路43の動作を説明する。ラインメモリ41, 42から読み出された映像信号は演算\*

$$Y(m, n) = \alpha \times X(i, j) + \beta \times X(k, l) \quad \dots (3)$$

【0068】ここで、

$$\alpha + \beta = 1 \quad \dots (4)$$

であるから、(3)式は以下のように変形できる。

$$\begin{aligned} Y(m, n) &= \alpha \times X(i, j) + (1 - \alpha) \times Y(k, l) \\ &= X(k, l) + \alpha(X(i, j) - X(k, l)) \quad \dots (5) \end{aligned}$$

【0069】拡大処理回路17内の図示しない垂直カウンタの出力は、ROMで構成されたVKROM44に入力される。このVKROM44は、垂直カウンタの出力の垂直アドレスを参照アドレスとして、垂直方向のライン位置に応じて垂直補間係数 $\alpha$ と、ラインメモリ41, 42へ送るWE1信号、WE2信号を生成するためのWE信号及びラインメモリ41, 42のどちらの出力が奇数ラインか偶数ラインかを判別するためのABSEL信号とがテーブルとして書き込まれている。また、このVKROM44内には接続される内視鏡2に搭載されたCCD4の種類に応じて前記テーブルが複数書き込まれており、第1実施形態で述べたCCD判別結果に基づくCCDセレクト信号により、これらのテーブルの選択が行われる。

【0070】演算回路43内部では、ラインメモリ41, 42から読み出された映像信号の減算処理( $X(i, j) - X(k, l)$ )が行われ、この減算結果はVRROM54に入力される。2つのラインメモリ出力のどちらを $X(i, j)$ ,  $X(k, l)$ に当てはめるかはABSEL信号によって選択実行される。VRROM54には、VKROM44から出力されるコード化された垂直補間係数 $\alpha$ と映像信号の減算結果との乗算を行うテーブルが書き込まれている。VRROM54の出力は、演算回路43に戻され、時間合わせのため遅延された $X(k, l)$ と加算され垂直方向の拡大処理が行われる。

【0071】図12に垂直拡大回路部のタイミングチャートを示す。ここでは垂直方向に4/3倍の拡大を行う場合を示している。

【0072】VKROM44に入力される垂直アドレスに応じて、WE信号、ABSEL信号が出力され、これらの信号を基にWE1信号、WE2信号が生成される。このWE1信号、WE2信号に応じてラインメモリ41, 42に映像信号が書き込まれ、1ライン遅延した後にに出力される。このラインメモリ41, 42の出力信号を基に、垂直拡大回路部において上記数式で示される直線補間が行われる。

【0073】垂直拡大回路部において垂直方向に拡大された映像信号は、次いで水平拡大回路部において水平方向の拡大処理が行われる。

【0074】拡大処理回路17内の図示しない水平カウ

\*回路43に入力され、まず垂直拡大回路部において垂直方向の拡大処理が行われる。垂直方向及び水平方向の拡大を行なう直線補間は、以下の(3)式で表すことができる。

$$Y(m, n) = \alpha \times X(i, j) + \beta \times X(k, l) \quad \dots (3)$$

20

30

ンタの出力は、ROMで構成されたHKROM45に入力される。このHKROM45は、水平カウンタの出力の水平アドレスを参照アドレスとして、水平方向の画素の位置に応じて水平補間係数 $\alpha'$ と、フレームメモリ40へ送るRE1信号を生成するためのRE信号及び水平方向に映像信号をホールドするためのCE信号とがテーブルとして書き込まれている。また、このHKROM45内には接続される内視鏡2に搭載されたCCD4の種類に応じて前記テーブルが複数書き込まれており、CCD判別結果に基づくCCDセレクト信号により、これらのテーブルの選択が行われる。

【0075】演算回路43内部では、垂直方向拡大後の映像信号 $Y(m, n)$ の減算処理( $Y(i, j) - Y(k, l)$ )が行われ、この減算結果はHRROM70に入力される。垂直方向拡大後の映像信号は、フレームメモリ40から読み出される時点で、ある画素の信号はホールドされ複数回読み出された形になっている。この読み出しのタイミングに応じて、減算結果をCE信号で更新する。HRROM70には、HKROM45から出力されるコード化された水平補間係数 $\alpha'$ と映像信号の減算結果との乗算を行うテーブルが書き込まれている。HRROM70の出力は、演算回路43に戻され、時間合わせのため遅延された $Y(k, l)$ と加算され水平方向の拡大処理が行われる。

【0076】図13に水平拡大回路部のタイミングチャートを示す。ここでは水平方向に13/10倍の拡大を行う場合を示している。

40

【0077】HKROM45に入力される水平アドレスに応じて、RE信号、CE信号が出力され、これらの信号とABSEL信号を基にRE1信号が生成される。このRE1信号に応じてフィールドメモリ40から映像信号が読み出され、ラインメモリ41, 42で1ライン遅延した後にに出力され、垂直拡大回路部により垂直方向に拡大された後に水平拡大回路部に送られる。またこの垂直方向に拡大された映像信号は、CE信号による出力インターフェースを持つFF65に送られる。前記垂直方向に拡大された映像信号とCE信号により出力制御されるFF65の出力信号を基に、水平拡大回路部において上記数式で示される直線補間が行われる。

【0078】垂直方向及び水平方向の拡大処理を行う回

路において、前記(3)式に示した  $Y(m, n) = \alpha \times X(i, j) + \beta \times X(k, l)$  による直線補間を行う場合、従来の構成では2種類の補間係数  $\alpha$  及び  $\beta$  を発生させるための2種類のROMを設ける必要があった。また、 $\alpha \times X(i, j)$  と  $\beta \times X(k, l)$  の演算を行うための2種類のROMも必要となる。これに対して本実施形態の回路構成を持つ拡大処理回路では、補間係数  $\alpha$  を発生させる1種類のROMと、 $\alpha \times (X(i, j) - X(k, l))$  の演算を行う1種類のROMにより拡大処理が行うことができる。

【0079】従って、第3実施形態によれば、垂直方向及び水平方向の拡大処理を行う回路を配設した信号処理回路において、補間係数を発生させるROM、あるいは演算を行うROMの個数を少なくすることが可能であり、回路規模の削減及びコストの低下を図ることが可能である。

#### 【0080】[付記]

(1) 2チャンネル読み出し型の固体撮像素子を備えた内視鏡を着脱自在に接続し、前記固体撮像素子で得られた映像信号の信号処理を行う信号処理回路を有する電子内視鏡装置において、前記固体撮像素子より読み出された2系統の映像信号をそれぞれデジタル信号に変換するA/D変換器と、前記2系統のデジタル映像信号の値をそれぞれ調整するレベル調整手段と、前記2系統のデジタル映像信号における所定要素の値に基づき前記レベル調整手段の調整量をそれぞれ独立に制御する制御手段と、を備えたことを特徴とする電子内視鏡装置。

【0081】(2) 前記制御手段は、前記2系統のデジタル映像信号における所定期間内のそれぞれの平均レベルに基づいて前記レベル調整手段の調整量を制御することを特徴とする付記1に記載の電子内視鏡装置。

【0082】(3) 前記レベル調整手段はホワイトバランス補正回路であることを特徴とする付記1に記載の電子内視鏡装置。

【0083】(4) 前記制御手段は、前記2系統のデジタル映像信号における所定期間内のそれぞれの映像信号平均レベルよりレベル差補正係数を算出すると共に、前記各デジタル映像信号における所定期間内の各色成分の映像信号平均レベルよりホワイトバランス補正係数を算出し、これらのレベル差補正係数とホワイトバランス補正係数に基づいて前記ホワイトバランス補正回路の補正量を制御することを特徴とする付記3に記載の電子内視鏡装置。

【0084】(5) 前記レベル調整手段は色調調整回路であることを特徴とする付記1に記載の電子内視鏡装置。

【0085】(6) 前記レベル調整手段はAGC(オートゲインコントロール)回路であることを特徴とする付記1に記載の電子内視鏡装置。

#### 【0086】(7) 映像信号を信号処理する信号処理

回路において、前記映像信号の画素位置に応じたアドレスを発生するアドレス発生回路と、前記アドレスに応じて補間係数及び遅延制御信号を発生するROMと、前記遅延制御信号に基づき前記映像信号を遅延させる遅延回路と、前記遅延回路の出力と前記映像信号との差分を演算する減算回路と、前記補間係数と前記減算回路の差分出力との乗算を行う乗算回路と、前記乗算回路の出力と前記映像信号とを加算する加算回路と、を有してなり、前記映像信号の画素の電子拡大処理を行う拡大処理回路

10 を備えたことを特徴とする信号処理回路。

#### 【0087】

【発明の効果】以上説明したように本発明によれば、補正のための回路を追加することなく、固体撮像素子の個体間及びチャンネル間のレベル差の補正を確実に行うことでき、かつ出力画像の画質劣化を防ぐことが可能となる効果がある。

#### 【図面の簡単な説明】

【図1】本発明の第1実施形態に係る電子内視鏡装置の映像信号処理系の構成を示すブロック図

【図2】クランプ回路の動作波形を示す波形図

【図3】OBクランプ回路の構成を示すブロック図

【図4】CCDにおけるOB部のサブサンプリングを示す説明図

【図5】CCDにおける映像部のサブサンプリングを示す説明図

【図6】OBクランプ回路の動作波形を示す波形図

【図7】第2実施形態に係るCCUに設けられる発振回路の構成を示すブロック図

【図8】第2実施形態に係るCCUに設けられる位相同期発振回路の構成を示すブロック図

【図9】第2実施形態に係る信号処理回路のローパスフィルタ周辺の部分構成を示すブロック図

【図10】第3実施形態に係るCCU内の信号処理回路における拡大処理回路の構成を示すブロック図

【図11】映像信号の拡大処理を説明する作用説明図

【図12】垂直方向の拡大処理のタイミングチャート

【図13】水平方向の拡大処理のタイミングチャート

#### 【符号の説明】

2…内視鏡

40 3…カメラコントロールユニット(CCU)

4…CCD

5…スコープID回路

10a, 10b…ローパスフィルタ(LPF)

11a, 11b…クランプ回路

13a, 13b…OBクランプ回路

14a, 14b…デジタル乗算器

15a, 15b…ラインメモリ

17…拡大処理回路

34…CPU

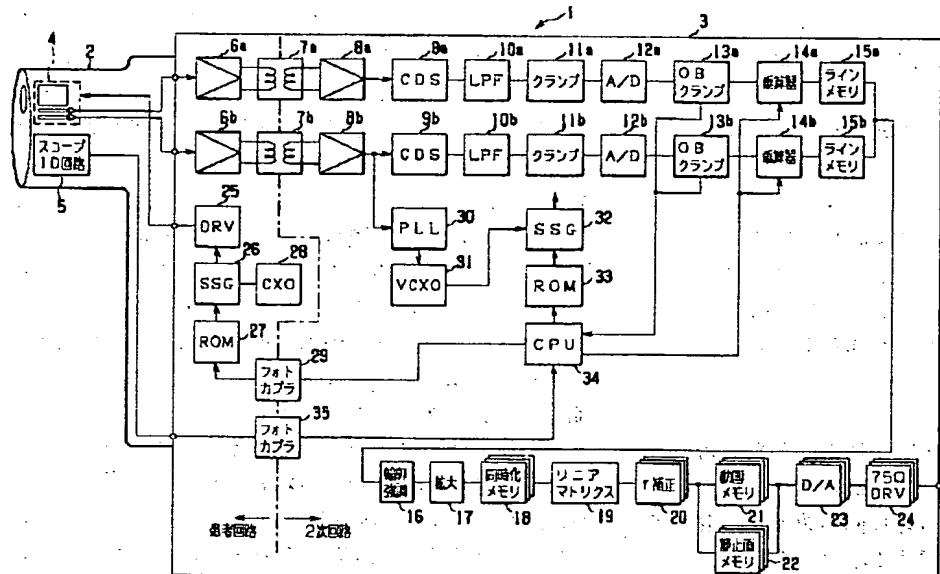
50 36…OBレベル平均手段

3.7 … データラッチ手段

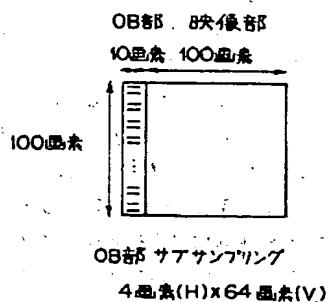
3.8 … 減算器

3.9 … 映像レベル平均手段

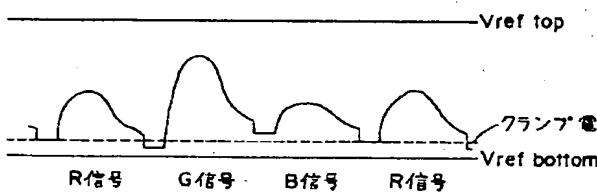
【図1】



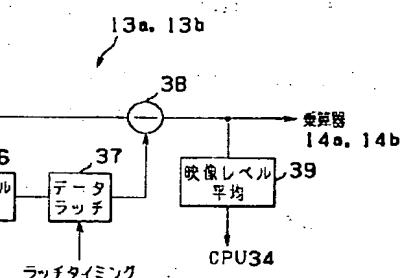
【図4】



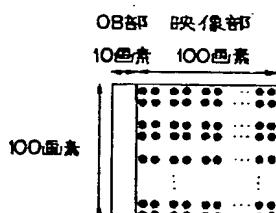
【図2】



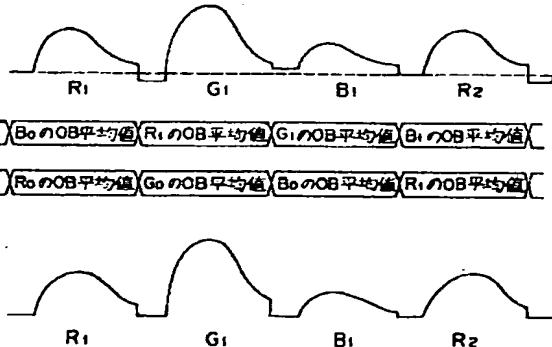
【図3】



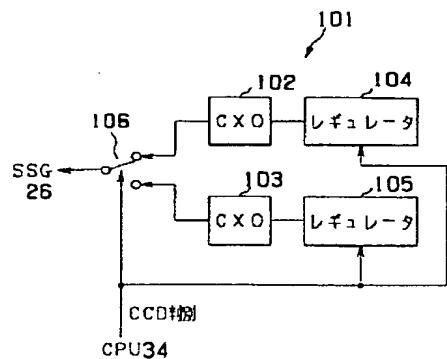
【図5】



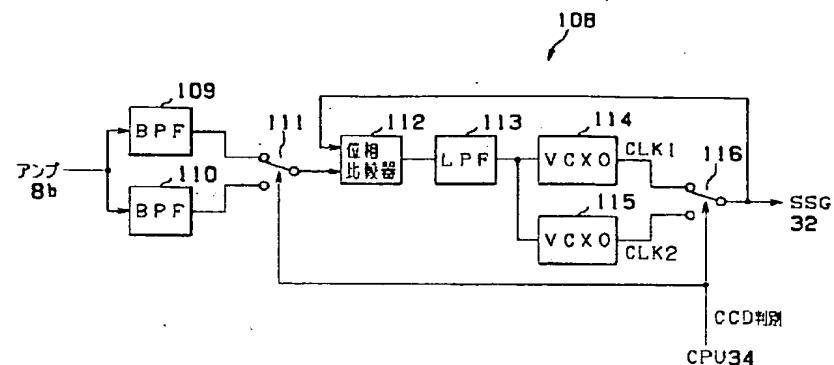
【図6】

OB クランプ回路  
入力信号OB レベル平均手段  
出力信号  
データラッチ手段  
出力信号OB クランプ回路  
出力信号

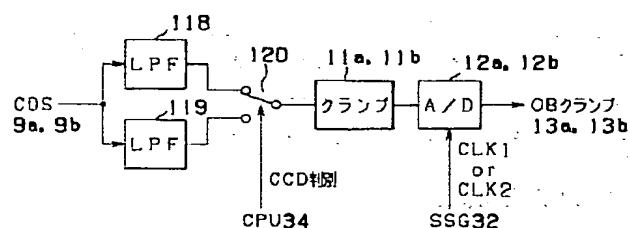
【図7】



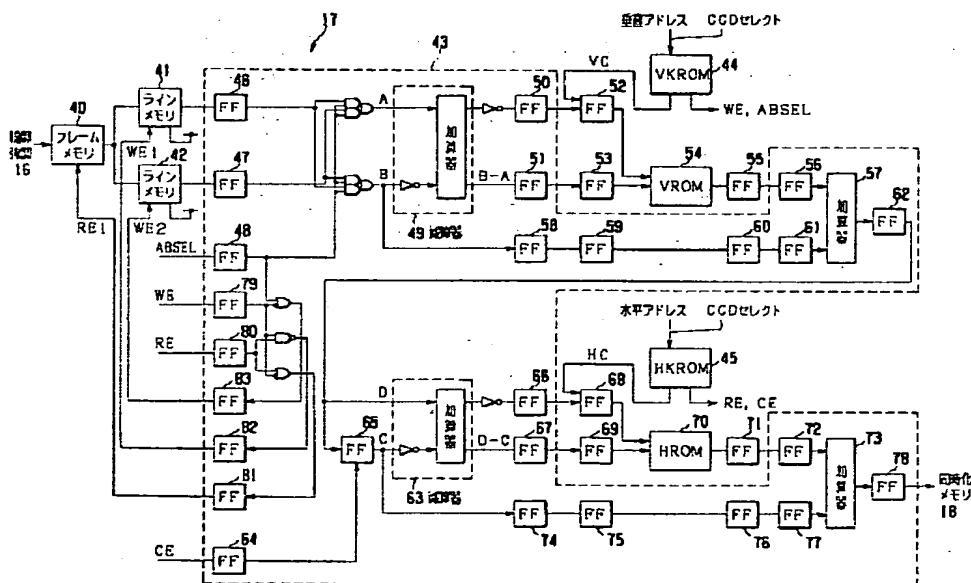
(图 8)



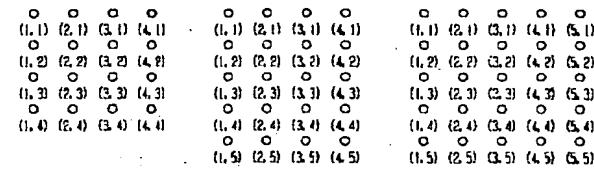
[图 9]



〔四一〇〕



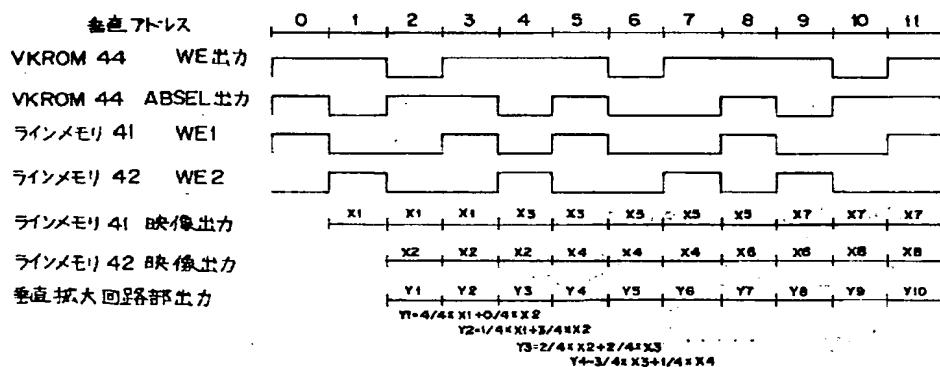
【図1-1】



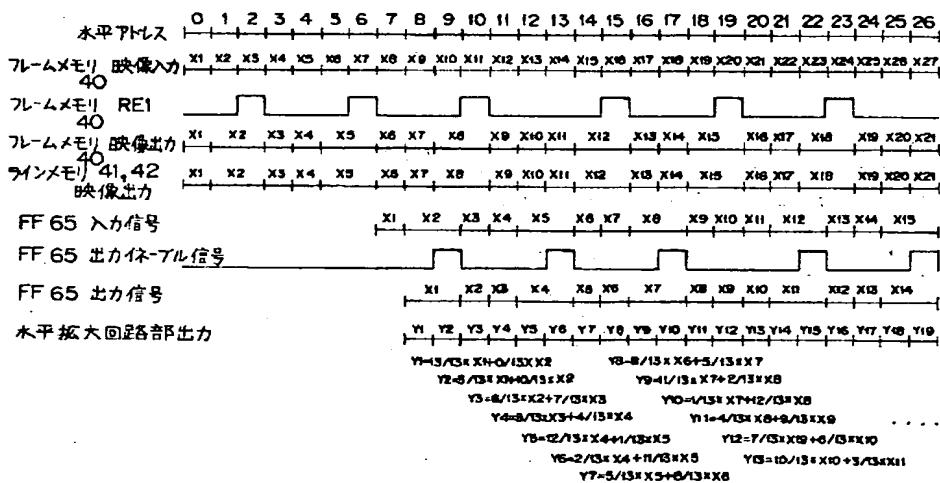
4画素(H) X 4画素(V) 4画素(H) X 5画素(V) 5画素(H) X 5画素(V)

↑ 垂直方向拡大 ↑ 水平方向拡大

【図1-2】



【図1-3】



## 【手続補正書】

【提出日】平成9年6月27日

## 【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正内容】

【0004】本出願人は例えば特願平8-133631号において、2線読み出しCCDを備えた内視鏡が接続可能な電子内視鏡装置を提案している。この2線読み出しCCDは、駆動周波数を低くするために水平転送レジスタを2本有し、水平方向の奇数番目に位置する信号電荷と水平方向の偶数番目に位置する信号電荷とを別々の

水平転送レジスタにて同時に転送し、1水平転送期間内に2ラインの水平転送レジスタから奇数番目の信号電荷と偶数番目の信号電荷とを別々に読み出すものである。この構成のCCDにおいては、信号電荷を電圧に変換するFDA（フローティングディファージョンアンプ）等の出力系にゲインばらつきを有すると、そのばらつきが

水平転送レジスタ間の出力信号のレベル差ばらつき、つまり奇数番目と偶数番目との出力信号のレベル差ばらつきとなってしまう。この出力レベル差はモニタ上の内視鏡画像に縦縞となって現れるため、画質劣化の原因となっている。